

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-163957

(43)Date of publication of application : 18.06.1999

(51)Int.Cl.

H04L 27/227

H03D 3/00

H04L 7/00

(21)Application number : 09-341870

(71)Applicant : KENWOOD CORP  
NIPPON HOSO KYOKAI <NHK>

(22)Date of filing : 28.11.1997

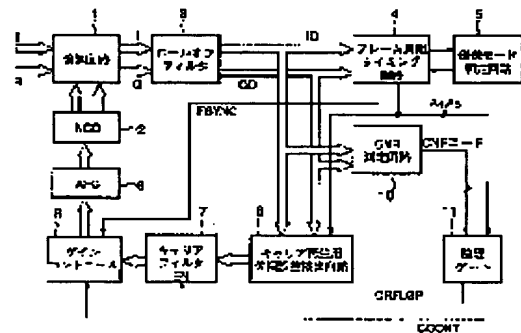
(72)Inventor : SHIRAISHI KENICHI  
HORII AKIHIRO  
MATSUDA SHOJI  
KATO HISAKAZU  
HASHIMOTO AKINORI

## (54) HIERARCHICAL TRANSMISSION DIGITAL DEMODULATOR

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a hierarchical digital demodulator capable of executing a stable synchronous acquisition, setting demodulation operation based on a reception C/N value and executing a stable modulation.

**SOLUTION:** The demodulation output from an operation circuit 1 is received, a reception C/N value is measured by a CNR measurement circuit 10, a carrier reproduction is executed on the basis of a modulated wave between header sections of a period until a synchronous acquisition and the demodulated output for demodulating the demodulated wave of a burst symbol signal, the carrier reproduction is executed based on the output from a logic gate circuit 11 at the time of high C/N value after the synchronous acquisition and on the basis of a continuous demodulated output, and the carrier reproduction is executed on the basis of a demodulated output of the header period on the basis of the output from the logic gate circuit 11 at the time of intermediate C/N value after the synchronous acquisition, the burst symbol signal and a QPSK signal. Moreover, on the basis of a signal from the logic gate circuit 11 at the time of the high C/N value and low C/N value, a carrier reproduction loop is switched to high gain by a gain control circuit 8.



## LEGAL STATUS

[Date of request for examination]

24.02.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(51) Int.Cl.<sup>6</sup> 識別記号

H 0 4 L 27/227

H 0 3 D 3/00

H 0 4 L 7/00

F I

H 0 4 L 27/22

H 0 3 D 3/00

H 0 4 L 7/00

B

F

審査請求 未請求 請求項の数 2 F D (全 11 頁)

(21) 出願番号 特願平9-341870

(22) 出願日 平成9年(1997)11月28日

(71) 出願人 000003595

株式会社ケンウッド

東京都渋谷区道玄坂1丁目14番6号

(71) 出願人 000004352

日本放送協会

東京都渋谷区神南2丁目2番1号

(72) 発明者 白石 憲一

東京都渋谷区道玄坂1丁目14番6号 株式会社ケンウッド内

(72) 発明者 堀井 昭浩

東京都渋谷区道玄坂1丁目14番6号 株式会社ケンウッド内

(74) 代理人 弁理士 砂子 信夫

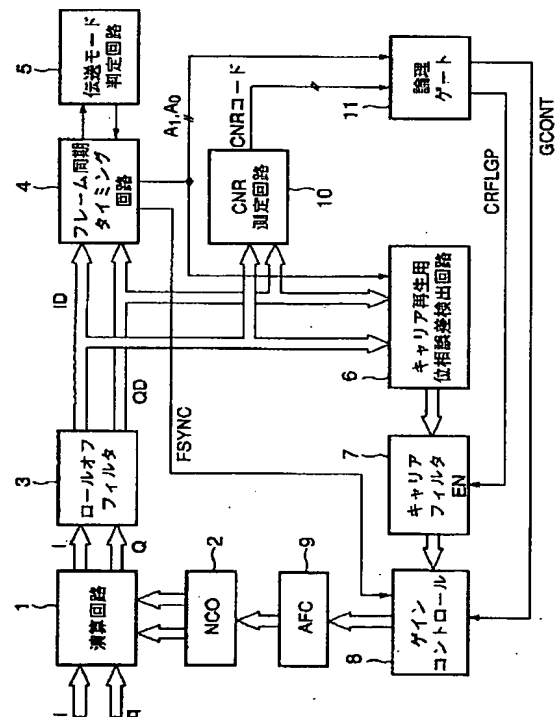
最終頁に続く

(54) 【発明の名称】 階層化伝送デジタル復調器

(57) 【要約】

【課題】 安定した同期捕捉ができ、かつ受信C/N値に基づき復調動作の設定が行えて安定した復調ができる階層化デジタル復調器を提供する。

【解決手段】 演算回路1からの復調出力を受けてC/N測定回路10によって受信C/N値を測定し、同期捕捉までの期間ヘッダ区間の被変調波およびバーストシンボル信号の被変調波を復調した復調出力に基づいてキャリア再生を行い、同期捕捉後、高C/N値のときにおける論理ゲート回路11からの出力に基づいて、連続復調出力に基づいてキャリア再生を行い、同期捕捉後、中C/N値のときにおける論理ゲート回路11からの出力に基づいてヘッダ期間の復調出力、バーストシンボル信号およびQPSK信号に基づいてキャリア再生を行い、かつ高C/N値および低C/N値のときにおける論理ゲート回路11からの信号に基づいてキャリア再生ループをゲイン高にゲインゲインコントロール回路8によって切り換える。



## 【特許請求の範囲】

【請求項 1】 ヘッド区間の被変調波およびバーストシンボル信号の被変調波を復調した復調出力に基づいてキャリア再生を行う第 1 のキャリア再生手段と、受信 C/N 値を測定する C/N 測定手段と、同期捕捉後測定受信 C/N 値が予め定めた第 1 の閾値以上の C/N 値のときには連続復調出力に基づいてキャリア再生を行う第 2 のキャリア再生手段と、同期捕捉後測定受信 C/N 値が前記第 1 の閾値未満であってかつ前記第 1 の閾値より低い第 2 の閾値以上の C/N 値のときは高階層を除く階層の復調出力に基づいてキャリア再生を行う第 3 のキャリア再生手段を備えたことを特徴とする階層化伝送デジタル復調器。

【請求項 2】 請求項 1 記載の階層化伝送デジタル復調器において、第 1 のキャリア再生手段によるキャリア再生中と第 1 のキャリア再生手段以外のキャリア再生手段によるキャリア再生中とでキャリア再生ループ特性を異なる再生ループ特性に切り換える再生ループ特性切り換え手段を備えたことを特徴とする階層化伝送デジタル復調器。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、必要とする C/N（搬送波電力対雑音電力比）値が異なる複数の変調方式による被変調波が時間軸多重されて伝送されるデジタル被変調波を復調する階層化伝送デジタル復調器に関する。

## 【0002】

【従来の技術】 必要とする C/N 値が異なる複数の変調方式で伝送されてくるデジタル被変調波、例えば 8 P S K 変調波、Q P S K 変調波、B P S K 変調波が時間毎に組み合わされ、フレーム毎に繰り返し伝送される階層化伝送方式が知られている。かかる階層化伝送方式では、B P S K 変調波（バーストシンボル信号を含む）では引込み範囲が広く同期捕捉が容易なために、同期捕捉のときに B P S K 変調波（バーストシンボル信号を含む）を受信して同期捕捉を行い、同期捕捉されたときは連続して順次入力される B P S K 変調波、バーストシンボル信号（B P S K 変調波）、Q P S K 変調波、8 P S K 変調波の各信号を入力順序にしたがって復調（連続復調とも記す）を行うようにしていた。

## 【0003】

【発明が解決しようとする課題】 しかし、上記したような連続復調中において受信 C/N 値が悪化すると、必要 C/N 値が高い 8 P S K 変調波の受信状態が悪化し、この悪化のために低階層である Q P S K 変調波もしくは B P S K 変調波の受信可能な限界 C/N 値が、8 P S K 変調波の区間でキャリアスリップが発生し、システムフレーム同期がはずれるため実質的に高くなって受信動作が不安定になったりするという問題点があった。

【0004】 本発明は、安定した同期捕捉ができ、かつ受信 C/N 値に基づいて復調動作の設定が行えて安定した復調ができる階層化伝送デジタル復調器を提供することを目的とする。

## 【0005】

【課題を解決するための手段】 本発明にかかる階層化伝送デジタル復調器は、ヘッド区間の被変調波およびバーストシンボル信号の被変調波を復調した復調出力に基づいてキャリア再生を行う第 1 のキャリア再生手段と、受信 C/N 値を測定する手段と、同期捕捉後測定受信 C/N 値が予め定めた第 1 の閾値以上の C/N 値のときには連続復調出力に基づいてキャリア再生を行う第 2 のキャリア再生手段と、同期捕捉後測定受信 C/N 値が前記第 1 の閾値未満であってかつ前記第 1 の閾値より低い第 2 の閾値以上の C/N 値のときは高階層を除く階層の復調出力に基づいてキャリア再生を行う第 3 のキャリア再生手段を備えたことを特徴とする。

【0006】 本発明にかかる階層化伝送デジタル復調器は、同期捕捉までの期間第 1 のキャリア再生手段によってヘッド区間の被変調波およびバーストシンボル信号の被変調波を復調した復調出力に基づいてキャリア再生が行われて、確実なキャリア再生が行われる。一方、C/N 測定手段によって受信 C/N 値が測定され、同期捕捉後測定受信 C/N 値が予め定めた第 1 の閾値以上の C/N 値のときには第 2 のキャリア再生手段により連続復調出力に基づいてキャリア再生が行われる。したがって、キャリア再生を行わない区間の周波数変動に追従できないために発生するジッタなどが防止される。同期捕捉後測定受信 C/N 値が前記第 1 の閾値未満であってかつ前記第 1 の閾値より低い第 2 の閾値以上の C/N 値のときは第 3 のキャリア再生手段により高階層を除く階層の復調出力に基づいてキャリア再生が行われ、確実なキャリア再生が行えることになる。

【0007】 本発明にかかる階層化伝送デジタル復調器は、第 1 のキャリア再生手段によるキャリア再生中と第 1 のキャリア再生手段以外のキャリア再生手段によるキャリア再生中とでキャリア再生ループ特性を異なる再生ループ特性に切り換える再生ループ特性切り換え手段を備えたことを特徴とする。

【0008】 本発明にかかる階層化伝送デジタル復調器は、第 1 のキャリア再生手段によるキャリア再生中と第 1 のキャリア再生手段以外のキャリア再生手段によるキャリア再生中とでキャリア再生ループ特性が異なる再生ループ特性に切り換えられる。このために、受信 C/N 値によって最適なループゲイン等が設定され、安定したキャリア再生が行える。

## 【0009】

【発明の実施の形態】 以下、本発明にかかる階層化伝送デジタル復調器を実施の形態によって説明する。

【0010】 図 1 は本発明の実施の一形態にかかる階層

化伝送デジタル復調器の構成を示すブロック図である。

【0011】本発明の実施の一形態にかかる階層化伝送デジタル復調器の説明の前に階層化伝送方式のフレーム構成について説明する。図2(a)は階層化伝送方式におけるフレーム構成の一例を示す図である。1フレームはヘッダ部192シンボル1つと、203シンボルおよび4シンボルからなる対が複数対で形成された39936シンボルで構成されている。

【0012】さらに詳細には、フレーム同期パターン(BPSK)32シンボル、伝送多重構成識別のためのTMCC(Transmission and Multiplexing Configuration Control)パターン(BPSK)128シンボル、スーパーフレーム識別情報パターン32シンボル、主信号(TC8PSK)203シンボル、バーストシンボル信号(BPSK)4シンボル(図2(a)においてBSと記載してある)、主信号(TC8PSK)203シンボル、バーストシンボル信号4シンボル、……、主信号(QPSK)203シンボル、バーストシンボル信号4シンボル、主信号(QPSK)203シンボル、バーストシンボル信号4シンボルの順序で形成されている。ここで、8フレームをスーパーフレームと称し、スーパーフレーム識別情報パターンはスーパーフレーム識別のための情報である。なお、フレーム同期パターンからスーパーフレーム識別情報パターン終了までの192シンボルはヘッダとも称される。

【0013】本発明の実施の一形態にかかる階層化伝送デジタル復調器に戻って説明する。階層化伝送デジタル復調器は演算回路1、数値制御発振器2、デジタルフィルタからなるレイズドコサイン特性のロールオフフィルタ3、フレーム同期タイミング回路4、伝送モード判別回路5、キャリア再生用位相誤差検出回路6、ローパスデジタルフィルタからなるキャリアフィルタ7、ゲインコントロール回路8、自動周波数制御(AFC)回路9、CNR測定回路10および論理ゲート回路11を備えている。

【0014】AFC回路9は図3に示すように、累積加算器91と累積加算器91の出力をラッチしラッチ出力を累積加算器91へ出力して加算させるラッチ回路92とを備えている。数値制御発振器2は図3に示すように、ラッチ回路92のラッチ出力を受けて互いに逆極性の正弦波データ23a、23bを出力する正弦波テーブル23と、ラッチ回路92のラッチ出力を受けて余弦波データ24a、24bを出力する余弦波テーブル24とを備えて、ラッチ回路92の出力に基づいて互いに逆極性の正弦波データ23a、23bおよび余弦波データ24a、24bを出力して、AFC回路9と協働して実質的に再生キャリアを形成する互いに逆極性の正弦波信号および余弦波信号を出力する。

【0015】演算回路1は図3に示すように、準同期検

波されたI軸のベースバンド信号iと正弦波データ23aとを乗算する乗算器1aと、ベースバンド信号iと余弦波データ24aとを乗算する乗算器1bと、準同期検波されたQ軸のベースバンド信号qと逆極性の正弦波データ23bとを乗算する乗算器1dと、ベースバンド信号qと余弦波データ24bとを乗算する乗算器1eと、乗算器1bの出力と乗算器1dの出力とを加算してベースバンド信号Iとして出力する加算器1cと、乗算器1aの出力と乗算器1eの出力とを加算してベースバンド信号Qとして出力する加算器1fとを備えて、ベースバンド信号i、qを周波数同調させ、周波数同調した出力であるベースバンド信号I、Qをそれぞれロールオフフィルタ3へ送出する。

【0016】フレーム同期タイミング回路4は、ロールオフフィルタ3から出力されるベースバンド信号ID、QDを受けて、TMCCパターンを伝送モード判定回路5へ送出する。伝送モード判定回路5はTMCCパターンをデコードした結果に基づいて図4に示す階層組み合わせ、高階層信号である8PSK信号(8PSK被変調波を復調した復調出力を8PSK信号と記す)、低階層信号であるQPSK信号(QPSK被変調波を復調した復調出力をQPSK信号と記す)、8PSK信号とQPSK信号、8PSK信号とBPSK信号(BPSK被変調波を復調した復調出力をBPSK信号と記す)を2ビットの伝送モード信号としてフレーム同期タイミング回路4へ送出する。

【0017】伝送モード信号は図4に示すごとく、8PSK信号のときは00、QPSK信号のときは01、8PSK信号とQPSK信号のときは10、8PSK信号とBPSK信号のときは11である。

【0018】フレーム同期タイミング回路4は、ベースバンド信号ID、QDを受けて同期パターンを検出してフレーム同期信号FSYNCを出力すると共に、伝送モード信号を受けて、ヘッダ区間およびバーストシンボル信号区間高電位の図2(b)に示す信号A1と、QPSK信号区間高電位の図2(c)に示す信号A0とを出力する。

【0019】キャリア再生用位相誤差検出回路6はベースバンド信号ID、QDおよび信号A1、A0を受けて、位相誤差を検出し位相誤差に基づく位相誤差電圧を送出する。さらに詳細には、キャリア再生用位相誤差検出回路6には図5に示す復調ROMテーブル、図7に示すBPSK信号に対する位相誤差テーブル、図8に示すQPSK信号に対する位相誤差テーブルおよび図9に示す8PSK信号に対する位相誤差テーブルを備えて、信号A1、A0に基づいて伝送モードを判別し、判別された伝送モードに基づいて位相誤差テーブルを選択し、ベースバンド信号ID、QDの信号点配置から位相を求め、該位相に対する位相誤差電圧を求めて送出する。

【0020】キャリア再生用位相誤差検出回路6におい

て、例えば伝送モードがBPSK信号（信号A1、A0が $\pi$ 、 $0$ ）であると判別されたときは、BPSK信号の信号点の基準位置は $0$ （ $2\pi$ ）ラジアンおよび $\pi$ ラジアンであり、図7に示す位相誤差テーブルが選択され、位相が $3\pi/2$ ラジアン以上から $0$ （ $2\pi$ ）ラジアンまでの増加方向の位相のときは位相に対して図7

(a)に示す負の位相誤差電圧が、位相が $\pi/2$ ラジアン未満から $0$ （ $2\pi$ ）ラジアンまでの減少方向の位相のときは位相に対して図7(a)に示す正の位相誤差電圧が出力され、位相が $\pi/2$ ラジアン以上から $\pi$ ラジアンまでの増加方向の位相のときは位相に対して図7(a)に示す負の位相誤差電圧が、位相が $3\pi/2$ ラジアン未満から $\pi$ ラジアンまでの減少方向の位相のときは位相に対して図7(a)に示す正の位相誤差電圧が出力される。この場合において位相誤差電圧は位相が $3\pi/2$ ラジアン、 $\pi/2$ ラジアンのときが+方向最大値または-方向最大値である。

【0021】キャリア再生用位相誤差検出回路6において、例えば伝送モードがQPSK信号（信号A1、A0が $\pi/4$ 、 $1$ ）であると判別されたときは、図8に示す位相誤差テーブルが選択され、QPSK信号の信号点の基準位置は $\pi/4$ ラジアン、 $3\pi/4$ ラジアン、 $5\pi/4$ ラジアン、 $7\pi/4$ ラジアンであり、この場合において位相誤差電圧は位相が $0$ （ $2\pi$ ）ラジアン、 $\pi/2$ ラジアン、 $\pi$ ラジアン、 $3\pi/4$ ラジアンのときが+方向最大値または-方向最大値であって、BPSK信号のときの最大値に対して $1/2$ である。伝送モードがQPSK信号であると判別されたときの位相誤差電圧の送出についての説明は省略するが、伝送モードがBPSK信号の場合の説明から容易に理解されよう。

【0022】伝送モードが8PSK信号（信号A1、A0が $\pi/8$ 、 $0$ ）であると判別されたときは、図9に示す位相誤差テーブルが選択され、8PSK信号の信号点の基準位置は $0$ （ $2\pi$ ）ラジアン、 $\pi/4$ ラジアン、 $\pi/2$ ラジアン、 $3\pi/4$ ラジアン、 $\pi$ ラジアン、 $5\pi/4$ ラジアン、 $3\pi/2$ ラジアンおよび $7\pi/4$ ラジアンであり、この場合において位相誤差電圧は位相が $\pi/8$ ラジアン、 $3\pi/8$ ラジアン、 $5\pi/8$ ラジアン、 $7\pi/8$ ラジアン、 $9\pi/8$ ラジアン、 $11\pi/8$ ラジアン、 $13\pi/8$ ラジアン、 $15\pi/8$ ラジアンのときが+方向最大値または-方向最大値であって、BPSK信号のときの最大値に対して $1/4$ である。伝送モードが8PSK信号であると判別されたときの位相誤差電圧の送出についての説明は省略するが、伝送モードがBPSK信号の場合の説明から容易に理解されよう。

【0023】キャリア再生用位相誤差検出回路6から出力された位相誤差電圧は、デジタルローパスフィルタからなるキャリアフィルタ7に供給して位相誤差電圧を平滑化する。この場合において後記する論理ゲート回路11から出力されるCNRコードおよび信号A1、A0

によって求めたモードに従うキャリアフィルタ制御信号（CRFLGP）によって選択的にフィルタ動作を行わせる。

【0024】キャリアフィルタ7からの出力はゲインコントロール回路8に供給して、ゲインコントロール回路8において後記する論理ゲート回路11から高C/N値、中C/N値のときに出力されるゲイン制御信号（GCONT）によって、例えば図6に示すように、ゲイン制御信号（GCONT）が高電位のときにはキャリアフィルタ7の出力を2倍するなどの高ゲインに制御し、ゲイン制御信号（GCONT）が低高電位のときにはキャリアフィルタ7の出力をそのまま出力するなどの低ゲインに制御し、ゲインコントロール回路8からの出力をAFC回路9に供給してAFC回路9にて生成されているスキャンニングステップ周波数を定める電圧値に加算するべく、AFC回路9の累積加算器91に供給して、数値制御発振器2の発振周波数の変化を早める。

【0025】CNR測定回路10はベースバンド信号ID、QDを受けて、ベースバンド信号ID、QDから求めた信号点配置データの分散値を求め、該分散値を所定の閾値と比較し、閾値を超える分散値の所定単位時間中における発生回数（DSMS）を計数して、発生回数（DSMS）に基づいて実験にて求めた図10に示すテーブルを参照してC/N値を求め2ビットのCNRコードとして出力する。このCNRコードは、例えば図11に示すように、9dB以上のときは高CNRとして $\pi/4$ に定め、4dB以上9dB未満のときは中CNRとして $\pi/8$ に定め、4dB未満のときは低CNRとして $\pi/16$ に定めてある。

【0026】論理ゲート回路11はフレーム同期タイミング回路4から出力される信号A1、A0とCNR測定回路10から出力されるCNRコードとを受けて、キャリアフィルタ制御信号（CRFLGP）およびゲイン制御信号（GCONT）を出力する。

【0027】さらに詳細には、論理ゲート回路11は図12に示すように、CNRコードとを受けて、高C/N、中C/N、低C/Nに基づく信号を出力するナンドゲート111、112、113、信号A1、A0を受けて図2(d)に示すようにBPSK信号、バーストシンボル信号、またはQPSK信号のときに高電位出力を発生する信号Gを出力するオアゲート114、高C/Nのときに高電位出力を発生するインバータ115、中C/Nのとき信号Gを送出するナンドゲート116、低C/Nのとき信号A1を送出するナンドゲート117、インバータ115の出力とナンドゲート116の出力とナンドゲート117の出力を入力としてキャリアフィルタ制御信号（CRFLGP）を出力するオアゲート118、高CNRまたは低CNRのときに高電位のゲイン制御信号（GCONT）を出力するナンドゲート119から構成してある。

【0028】したがって、論理ゲート回路11から高C/Nのときには識別モードに無関係に（ヘッダ期間、バーストシンボル信号期間、QPSK信号期間、8PSK信号期間の何れの期間においても）高電位のキャリアフィルタ制御信号（CRFLGP）が出力され、中C/Nのときにはヘッダ期間、バーストシンボル信号期間、QPSK信号期間の何れの期間においても高電位のキャリアフィルタ制御信号（CRFLGP）が出力され、低C/Nのときにはヘッダ期間、バーストシンボル信号期間の何れの期間においても高電位のキャリアフィルタ制御信号（CRFLGP）が出力される。その他のときには低電位のキャリアフィルタ制御信号（CRFLGP）が出力される。さらに、論理ゲート回路11から高C/Nまたは中C/Nのときに高電位のゲイン制御信号（GCONT）が出力され、低C/Nのときには低電位のゲイン制御信号（GCONT）が出力される。

【0029】高電位のキャリアフィルタ制御信号（CRFLGP）が出力されるときはキャリアフィルタ8はフィルタ動作を行って、位相誤差電圧が平滑化されて出力される。低電位のキャリアフィルタ制御信号（CRFLGP）が出力されるときはキャリアフィルタ8はフィルタ動作を停止し、その直前における出力がホールドされて、出力される。高電位のゲイン制御信号（GCONT）が出力されるときは、ゲインコントロール回路8はキャリアフィルタ7からの出力が2倍されて送出される。低電位のゲイン制御信号（GCONT）が出力されるときは、ゲインコントロール回路8はキャリアフィルタ7からの出力がそのまま出力される。

【0030】以上のように構成された本発明にかかる階層化伝送デジタル復調器において、ベースバンド信号i、qに数値制御発振器2から出力される直交する再生キャリアが演算回路1において乗算されてベースバンド信号i、qが周波数同調され、ベースバンド信号ID、QDとしてローパスフィルタ3を介してフレーム同期タイミング回路4に送出される。フレーム同期タイミング回路4からTMCCパターンが伝送モード判定回路5に供給されてTMCCパターンがデコードされて伝送モード信号がフレーム同期タイミング回路4へ送出される。

【0031】ベースバンド信号ID、QDおよび伝送モード信号を受けたフレーム同期タイミング回路4からはフレーム同期パターンを検出してフレーム同期信号SYNCと信号A1、A0が送出される。フレーム同期信号SYNCはゲインコントロール回路8へ送出され、フレーム同期検出ごとにゲインコントロール回路8の動作がリセットされる。信号A1、A0はキャリア再生用位相誤差検出回路6および論理ゲート回路11へ送出される。

【0032】ベースバンド信号ID、QDと信号A1、A0とを受けたキャリア再生用位相誤差検出回路6では

ベースバンド信号と信号A1、A0とに基づいて位相誤差テーブルが選択され、位相誤差電圧が検出されて、検出された位相誤差電圧はキャリアフィルタ7へ送出されて、平滑化される。一方、ベースバンド信号ID、QDを受けたCNR測定回路10ではベースバンド信号ID、QDの信号点配置に基づきDSMSが計数され、計数されたDSMSに基づいてC/N値が求められ、CNRコードで出力される。

【0033】CNRコードおよび信号A1、A0を受けた論理ゲート回路11では、高C/N、中C/N、低C/Nであるかが検出され、高C/N、又は中C/Nと検出されたときはゲイン制御信号（GCONT）がゲインコントロール回路8に送出され、ゲインコントロール回路8が高ループゲインに制御されて、キャリアフィルタ7から出力される位相誤差電圧が2倍されて送出される。論理ゲート回路11において低C/Nと検出されたときはゲイン制御信号（GCONT）によってゲインコントロール回路8が低ループゲインに制御され、キャリアフィルタ7から出力される位相誤差電圧がそのまま送出される。

【0034】ゲインコントロール回路8からの出力を受けてAFC回路9は、ゲインコントロール回路8からの出力電圧にAFC回路9にて生成されているスキャンニングステップ周波数を定める電圧値が累積加算器91において累積加算されて、数値制御発振器2からの発振周波数が変更されて周波数スキャンニング幅が変化させられて、再生キャリア周波数が変化させられる。

【0035】次に、以上のように構成された本発明にかかる階層化伝送デジタル復調器の作用について図13に示すフローチャートに基づいて説明する。

【0036】電源が投入されると、AFC回路9の作用に基づいて周波数スキャンが行われて再生キャリア周波数が変動させられ（ステップS1）、ゲインコントロール回路8が低ループゲインに制御され、フレーム同期パターンが検出されるまでステップS1から実行してフレーム同期パターンが検出されるのを待つ（ステップS2）。フレーム同期パターンが検出されるとバースト復調モードにされて、BPSK信号およびバーストシンボル信号の復調が行われる（ステップS3）。ステップS3に続いて受信C/Nが測定される（ステップS4）。

【0037】ステップS4における受信C/N値の測定に続いてフレーム同期信号FSYNCが連続して複数回検出されたか否かがチェックされる（ステップS5）。ステップS5においてフレーム同期信号FSYNCが連続して複数回検出されないときフレーム同期確定せずとしてステップS1から再び実行される。ステップS5においてフレーム同期信号FSYNCが連続して複数回検出されたときはフレーム同期確定とされて、ステップS5に続いてTMCCパターンのデコード出力に基づいて伝送モードの解釈がなされる（ステップS6）。

【0038】ステップS6に続いて、受信C/Nは高C/N値であるか否かがチェックされる（ステップS7）。ステップS7において高C/N値であると判別されると、ステップS7に続いて階層別復調、すなわち連続復調がなされ（ステップS8）、続いてゲインコントロール回路8のゲインが高ループゲインに設定され（ステップS9）、続いてステップS4から実行される。

【0039】ステップS7～ステップS9では、インバータ115から出力される高電位信号がキャリアフィルタ制御信号（CRFLGP）として送出され、キャリアフィルタ7は動作状態に制御され、ヘッダ区間、バーストシンボル信号区間、QPSK信号区間および8PSK信号区間が入力順に順次復調される。この場合、ナンドゲート119から高電位信号がゲイン制御信号（GCONT）として送出されて、ゲインコントロール回路8は高ゲイン状態に制御される。

【0040】ステップS7において受信C/Nが高C/N値でないと判別されたときは、中C/N値か否かがチェックされる（ステップS10）。ステップS10において中C/N値でないと判別されたときはステップS10に続いてステップS2から再び実行される。ステップS10において中C/N値でないと判別されたときは低C/N値のときであって、ナンドゲート119から低電位信号がゲイン制御信号（GCONT）として送出されて、ゲインコントロール回路8は低ゲイン状態に制御される。

【0041】また、低C/N値のときには、ナンドゲート117から出力される高電位信号がキャリアフィルタ制御信号（CRFLGP）として送出され、キャリアフィルタ7は動作状態に制御され出力され、ヘッダ区間およびバーストシンボル信号区間、すなわちBPSK信号区間（バーストシンボル信号区間を含む）が復調されることになる。

【0042】ステップS10において受信C/Nが中C/N値であると判別されたときは、ステップS10に続いて低階層信号がQPSK信号あるか否かがチェックされる（ステップS11）。ステップS11において低階層信号がQPSK信号であると判別されたときは、ナンドゲート116から出力される高電位信号がキャリアフィルタ制御信号（CRFLGP）として送出され、キャリアフィルタ7は動作状態に制御され出力され、ヘッダ区間、バーストシンボル信号区間およびQPSK信号区間、すなわち図2（d）に示すGタイミング区間が順次復調されることになる（ステップS13）。

【0043】ステップS13に続いて、ナンドゲート119から高電位信号がゲイン制御信号（GCONT）として送出されて、ゲインコントロール回路8は高ゲイン状態に制御され、次いでステップS4から実行される（ステップS14）。

【0044】ステップS11において低階層信号がQPSK

SK信号でないと判別されたときは、8PSK信号のときであって、オアゲート118から低電位のキャリアフィルタ制御信号（CRFLGP）が出力されてキャリアフィルタのフィルタ動作は停止され、ナンドゲート119から高電位信号がゲイン制御信号（GCONT）として送出されて、ゲインコントロール回路8は高ゲイン状態に制御され、次いでステップS4から実行される（ステップS12）。

【0045】上記において説明したように、本発明の実施の一形態にかかる階層化伝送デジタル復調器によれば、同期捕捉確定までの期間ヘッダ区間およびバーストシンボル信号の復調出力に基づいてキャリア再生が行われて、確実に捕捉性能のよいキャリア再生が行われる。一方、CNR測定回路10によって受信C/N値が測定され、同期捕捉後高C/N値のときには連続復調出力に基づいてキャリア再生が行われ、バースト復調モードのキャリアフィルタホールド時の周波数変動に基づくジッタ発生などが防止される。同期捕捉後中C/N値のときは8PSK信号を除く階層の復調出力に基づいてキャリア再生が行われ、上記と同様に主信号（QPSK）で安定したキャリア再生が行えることになる。

【0046】本発明の実施の一形態にかかる階層化伝送デジタル復調器によれば、同期捕捉までのキャリア再生中とそれ以後のキャリア再生中とでキャリア再生ループ特性が異なる再生ループ特性に切り換えられて、最速で安定したキャリア再生が確実に実行されることになる。

#### 【0047】

【発明の効果】以上説明したように本発明にかかる階層化伝送デジタル復調器によれば、フレーム同期捕捉までの期間には確実なキャリア再生が行え、同期捕捉後において高C/N値のときには連続復調出力に基づきキャリア再生が行われるため、ジッタ発生などが防止されるという効果が得られる。また、同期捕捉後において中C/N値のときは高階層を除く階層の復調出力に基づいてキャリア再生が行われ、その必要とする階層においてジッタのない安定したキャリア再生が行えるという効果が得られる。

#### 【図面の簡単な説明】

【図1】本発明の実施の一形態にかかる階層化伝送デジタル復調回路の構成を示すブロック図である。

【図2】本発明の実施の一形態にかかる階層化伝送方式におけるフレーム構成図および信号A1、A0の波形図である。

【図3】本発明の実施の一形態にかかる階層化伝送デジタル復調回路における演算回路、数値制御発振器およびAFC回路の構成を示すブロック図である。

【図4】本発明の実施の一形態にかかる階層化伝送デジタル復調回路における伝送モード判定回路の伝送モードと階層組み合わせとの関係を示す図である。

【図5】本発明の実施の一形態にかかる階層化伝送ディ

11

ジタル復調回路における復調ROMテーブルの説明図である。

【図6】本発明の実施の一形態にかかる階層化伝送デジタル復調回路におけるゲインコントロール回路のループゲインと論理との関係を示す図である。

【図7】本発明の実施の一形態にかかる階層化伝送デジタル復調回路における位相誤差テーブル（BPSK信号の場合）の説明図である。

【図8】本発明の実施の一形態にかかる階層化伝送デジタル復調回路における位相誤差テーブル（QPSK信号の場合）の説明図である。

【図9】本発明の実施の一形態にかかる階層化伝送デジタル復調回路における位相誤差テーブル（8PSK信号の場合）の説明図である。

【図10】本発明の実施の一形態にかかる階層化伝送デジタル復調回路におけるCNR測定の説明に供する特性図である。

【図11】本発明の実施の一形態にかかる階層化伝送デジタル復調回路におけるCNR測定回路の出力CNR

コードとC/N値との関係を示す図である。

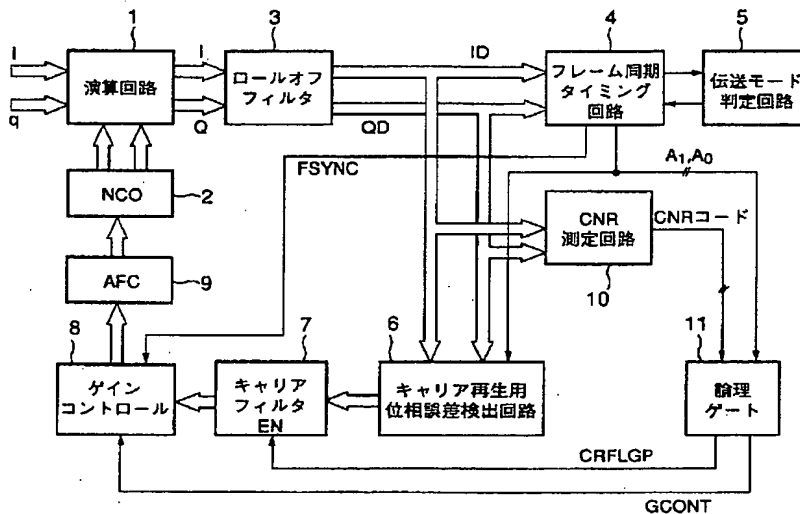
【図12】本発明の実施の一形態にかかる階層化伝送デジタル復調回路における論理ゲート回路の構成を示すブロック図である。

【図13】本発明の実施の一形態にかかる階層化伝送デジタル復調回路の作用の説明に供するフローチャートである。

【符号の説明】

- 1 演算回路
- 2 数値制御発振器
- 3 ローパスフィルタ
- 4 フレーム同期タイミング回路
- 5 伝送モード判定回路
- 6 キャリア再生用位相誤差検出回路
- 7 キャリアフィルタ
- 8 ゲインコントロール回路
- 9 AFC回路
- 10 CNR測定回路
- 11 論理ゲート

【図1】



【図4】

伝送モード	階層組み合わせ
00	8PSK
01	QPSK
10	8PSK+QPSK
11	8PSK+8PSK

【図5】

復調ROMテーブル	A1	A0
8PSK	0	0
QPSK	0	1
BPSK	1	0

【図6】

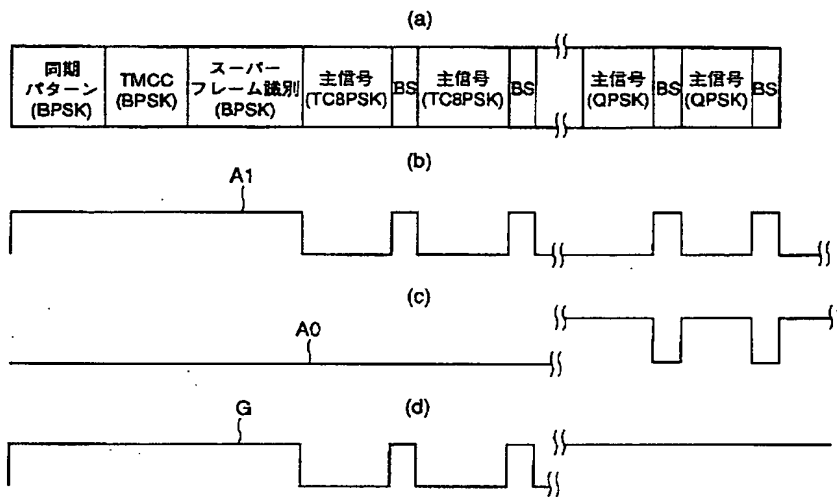
ループゲイン	論理
高	H
低	L

【図11】

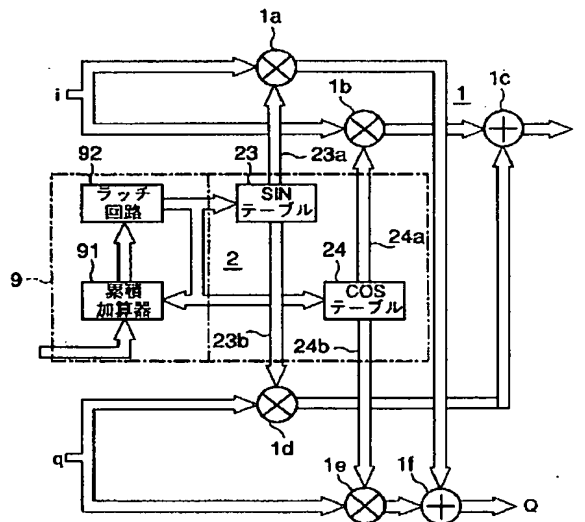
CNRコード	CNR範囲
00	高CNR 9dB以上
01	中CNR 4dB以上9dB未満
10	低CNR 4dB未満



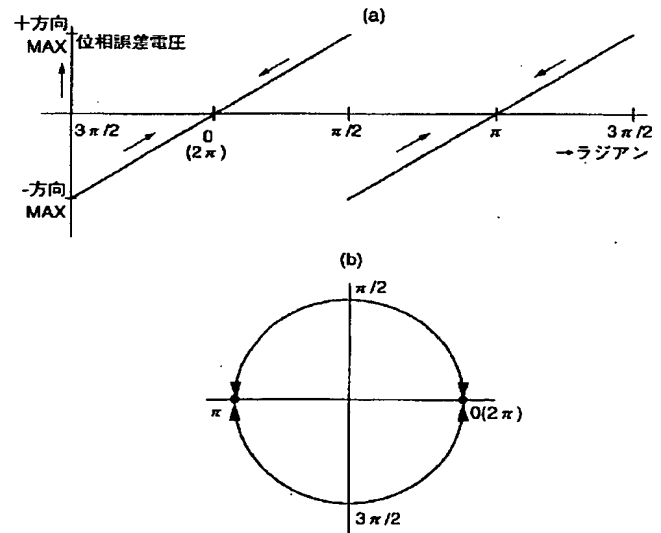
【図2】



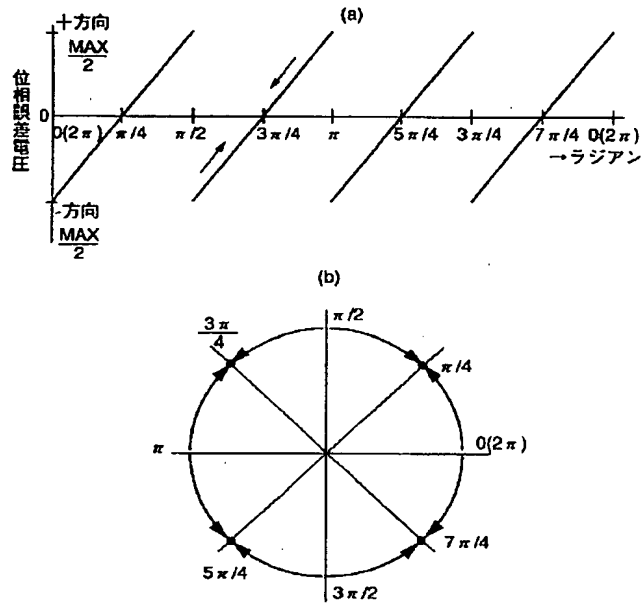
【図3】



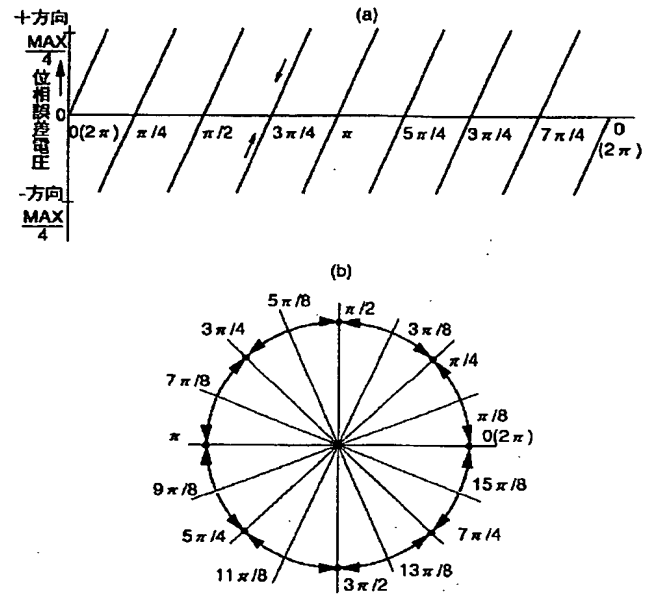
【図7】



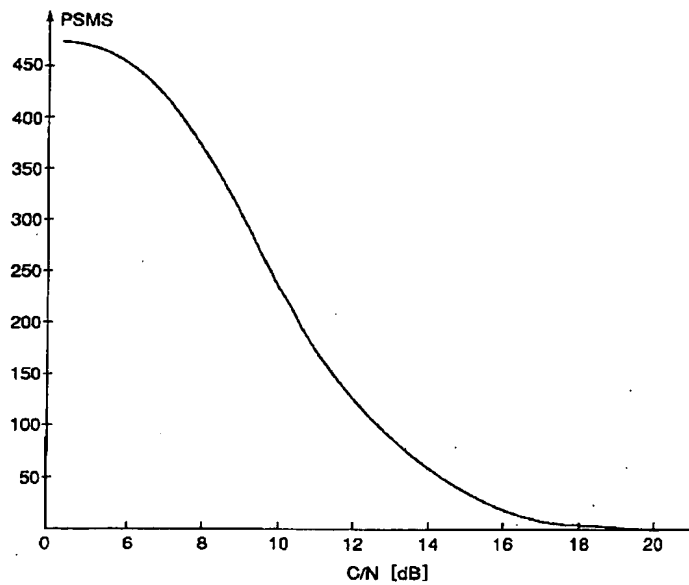
【図8】



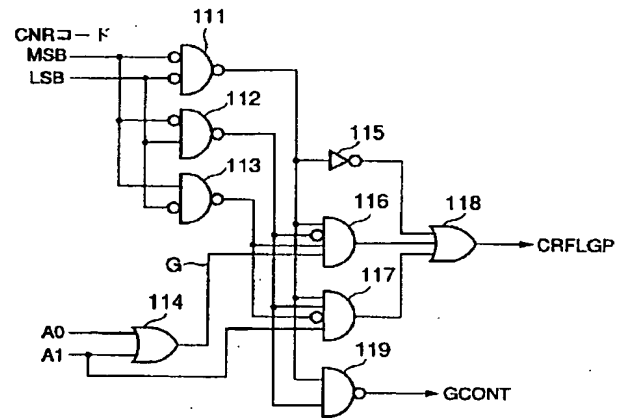
【図9】



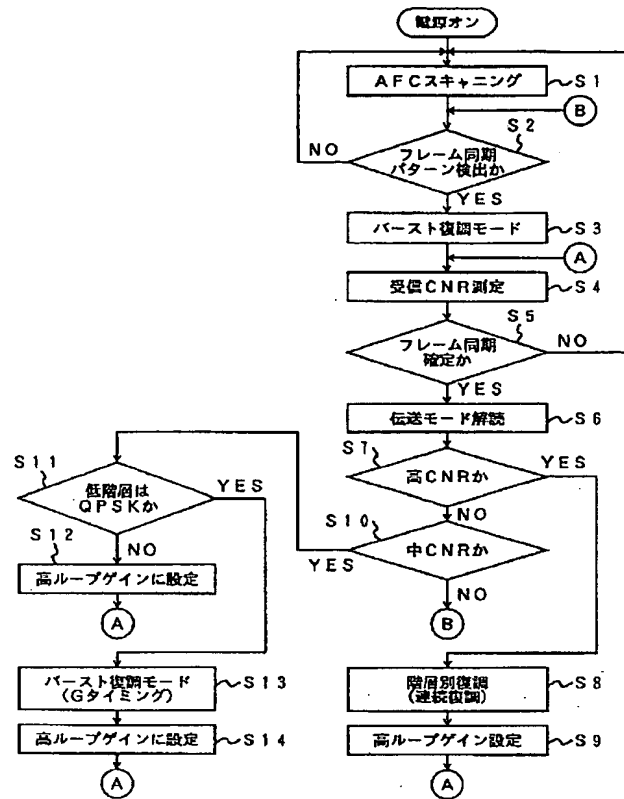
【図10】



【図12】



【図13】



## 【手続補正書】

【提出日】平成9年12月22日

## 【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

## 【補正内容】

## 【特許請求の範囲】

【請求項1】ヘッダ区間の被変調波およびバーストシンボル信号の被変調波を復調した復調出力に基づいてキャリア再生を行う第1のキャリア再生手段と、受信C/N値を測定するC/N測定手段と、同期捕捉後測定受信C/N値が予め定めた第1の閾値以上のC/N値のときは連続復調出力に基づいてキャリア再生を行う第2のキ

ャリア再生手段と、同期捕捉後測定受信C/N値が前記第1の閾値未満であってかつ前記第1の閾値より低い第2の閾値以上のC/N値のときは高階層を除く階層の復調出力に基づいてキャリア再生を行う第3のキャリア再生手段を備えたことを特徴とする階層化伝送デジタル復調器。

【請求項2】請求項1記載の階層化伝送デジタル復調器において、第1のキャリア再生手段によるキャリア再生中と第1のキャリア再生手段以外のキャリア再生手段によるキャリア再生中とでキャリア再生ループ特性を異なる再生ループ特性に切り換える再生ループ特性切り換え手段を備えたことを特徴とする階層化伝送デジタル復調器。

フロントページの続き

(72)発明者 松田 昇治  
東京都渋谷区道玄坂1丁目14番6号 株式会社ケンウッド内

(72)発明者 加藤 久和  
東京都世田谷区砧一丁目10番11号 日本放送協会 放送技術研究所内

(72) 発明者 橋本 明記  
東京都世田谷区砧一丁目10番11号 日本放  
送協会 放送技術研究所内

>